3 TRANSISTORS BIPOLAIRES EN COMMUTATION.

3-1-Effet transistor

Nous avons étudié dans le chapitre précédent, le fonctionnement d'une diode N^+P à base courte devant la longueur de diffusion ($W_b << L_n$). Nous avions dit que dans ce cas, le contact ohmique est un lieu de recombinaison extrèmement intense, il assure que $n(W_b) = n_p$ (≈ 0) (W_b est de l'ordre de quelques microns et L_n de l'ordre de quelques centaines de microns). Dans ce cas, lorsque la diode est polarisée en direct, l'effet de la recombinaison sur les charges injectées reste négligeable, aussi les électrons issus de la région **N** parviennent-elles presque intégralement à la zone du contact ohmique. Un même régime peut être obtenu en remplaçant ce contact ohmique par une deuxième jonction **PN** polarisée en inverse (deuxième zone **N** d'un potentiel positif), (**Figure 3-1a**). Si elle est correctement polarisée, la première jonction fonctionne comme une diode directe à base courte, la zone N^+ émet des électrons (on l'appellera émetteur) qui sont injectés dans la base (**figure 3-1b**). Une charge stockée Q_s s'installe, due aux porteurs injectés et qui diffusent à travers toute la base. Au contact de la deuxième **ZCE**, ces électrons, qui sont de type minoritaires, sont accélérés et balayés par le champ naturel de cette **ZCE** (d'ailleurs renforcé par le champ appliqué en inverse, de l'extérieur). Au total, en $x = W_b$, la densité des charges injectées par l'émetteur est devenue nulle, car leur vitesse est très grande. Le profil de densité sera donc linéaire, comme avec une diode à base courte (figure 3-1c), mais cette fois, les électrons ne sont pas forcément recombinés en W_b, ils traversent la zone **ZCE2** et se retrouvent dans la deuxième zone **N**, au milieu des électrons majoritaires. Cette dernière joue le rôle de collecteur de charges .

Un phénomène surprenant se produit donc. Alors que la deuxième jonction est polarisée en inverse, elle peut être le siège d'un courant important, quasi-indépendant de la tension V_{cb}, si celle-ci est suffisamment positive, mais qui peut au contraire être contrôlée par une autre tension V_{be}.

Remarquons que ce courant implique l'existence d'une charge Q_s au profil triangulaire dans la base, (dont la pente est précisément proportionnelle à ce courant) et qu'une faible variation de V_{be} peut entraîner une variation importante d'un courant sous forte tension. C'est **l'effet transistor**, très intéressant, car, on va le voir, il demande beaucoup moins d'énergie pour sa commande qu'il n'en contrôle par son collecteur.

Pour établir ceci et voir dans quelles conditions on peut "construire un bon transistor", on va faire un bilan assez fin des différents flux de charges circulant à travers les différentes jonctions.

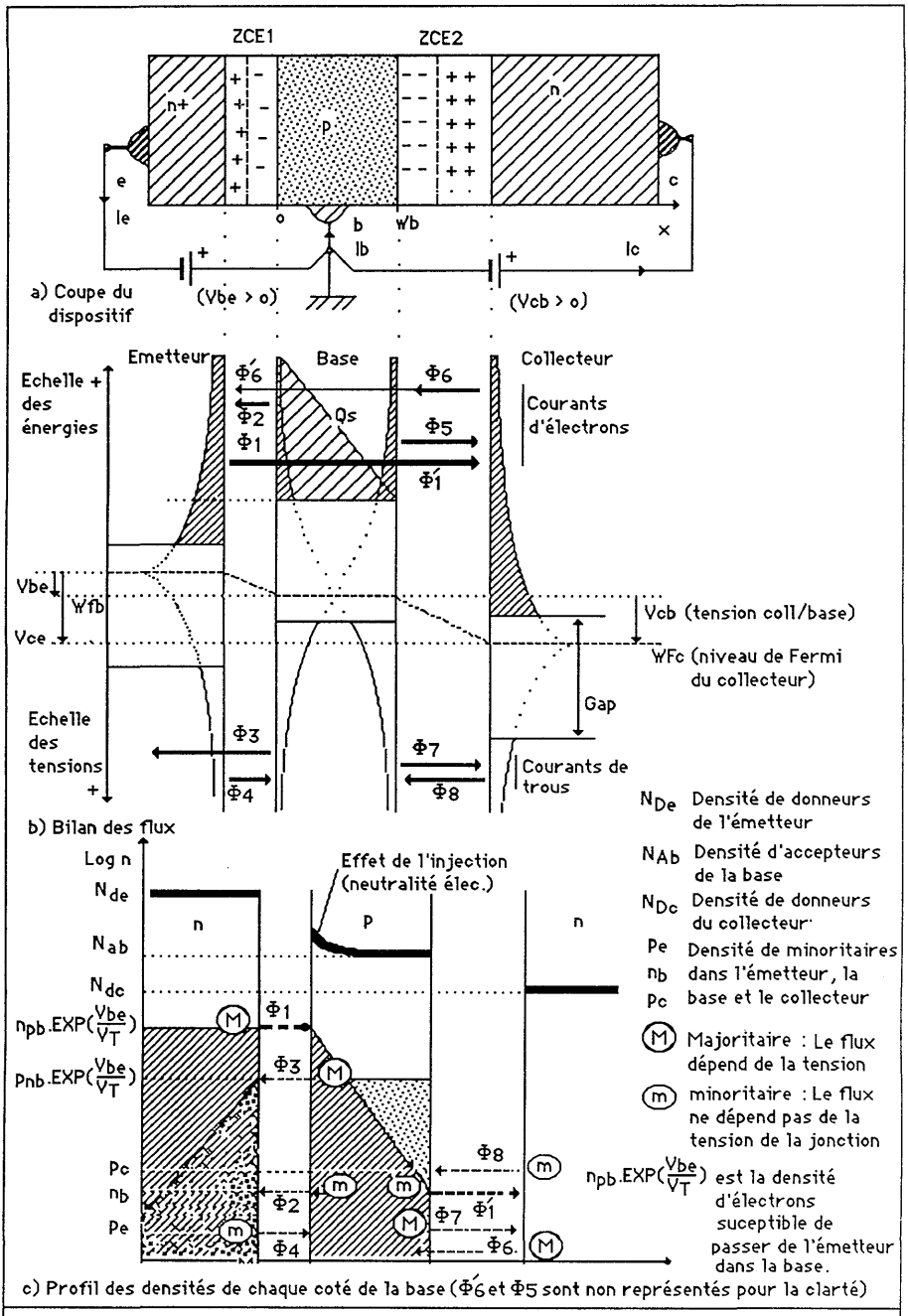


FIGURE 3-1. Transistor à une dimension N^+PN. Le flux d'électrons émis par l'émetteur traverse la base courte sans recombinaison et parvient au collecteur.

3-2-Bilan des flux de charges, efficacité d'injection

Le diagramme de densité et le bilan des flux sont donnés graphiquement sur **la figure 3-1 (a), (b), (c)**. Si **S** désigne la surface des deux jonctions, n_i la densité de porteurs intrinsèque, N_{de} et N_{dc} les dopages "donneurs" d'émetteur et de collecteurs, N_a le dopage de base, W_b et W_e les largeurs de base et d'émetteur, D_n et D_p désignent les coefficients de diffusion, L_n et L_p la longueur de diffusion des électrons et des trous; les quatre flux principaux pour un transistor injecté sont :

-Un flux d'électrons injecté dans une base courte :

$$\Phi_{1-2}=\Phi_{sn1}.(\mathrm{Exp}(\frac{V_{be}}{V_T})-1) \quad \text{avec} \quad \Phi_{sn1}=S.n_i^2.\frac{D_n}{(W_b.N_a)}$$

-Un flux de trous injecté par la base dans l'émetteur qui habituellement sera court aussi :

$$\Phi_{3-4}=\Phi_{sp1}.(\mathrm{Exp}(\frac{V_{be}}{V_T})-1) \quad \text{avec} \quad \Phi_{sp1}=S.n_i^2.\frac{D_p}{(W_e.N_{de})}$$

-Un flux de saturation de trous du collecteur vers la base (qui ne dérive pas vers l'émetteur car les trous sont de type majoritaires dans la base) :

$$\Phi_{7-8}=\Phi_{sp2}.(\mathrm{Exp}(\frac{V_{bc}}{V_T})-1) \quad \text{avec} \quad \Phi_{sp2}=S.n_i^2.\frac{D_p}{(L_p.N_{dc})}$$

-Un flux de saturation d'électrons du collecteur vers la base (qui peut dériver vers l'émetteur dans certaines conditions de polarisation) :

$$\Phi_{5-6}=\Phi_{sn2}.(\mathrm{Exp}(\frac{V_{bc}}{V_T})-1) \quad \text{avec} \quad \Phi_{sn2}=S.n_i^2.\frac{D_n}{(W_b.N_a)}$$

A ces 4 flux peuvent s'ajouter par effet transistor, 2 reports de flux. Le report de Φ_{1-2} sur le collecteur qui s'ajoute au bilan ($-\Phi_{5-6}+\Phi_{7-8}$) et par symétrie, le report de Φ_{5-6} sur ($\Phi_{1-2}+\Phi_{3-4}$) mais celui-ci est négligeable dans notre exemple, à cause des conditions de polarisation (attention aux conventions de sens positif des flux). Le report de Φ_{1-2} n'est cependant pas complet, car au cours de leur traversée de la base, les électrons qui constituent ce flux sont en excédent par rapport à la population normale des électrons et sont donc recombinés. La perte de flux globale est proportionnelle à cet exédent de charge appelé charge stoquée Q_s et vaut :

Q_s/τ_n . D'ailleurs, comme dans une diode courte :

$$Q_s = s.\frac{n_i^2}{N_a}.\frac{W_b}{2}.(\mathrm{Exp}(\frac{V_{bc}}{V_T}) - 1)$$

On peut maintenant écrire le bilan des flux au niveau de la **ZCE_2 :**

$$\Phi_{ZCE_2} = -\Phi_{5-6} + \Phi_{7-8} + (\Phi_{1-2} - \frac{Q_s}{\tau_n}) = -\Phi_{5-6} + \Phi_{7-8} + (1 - \frac{t_b}{\tau_n}).\Phi_{1-2}$$

en se souvenant que le temps de transit est relié à la largeur de base par :

$$\frac{t_b}{\tau_n} = \frac{1}{2}.(\frac{W_b}{L_n})^2$$

On définit le **facteur de transport** des électrons dans la base par :

$$B_0 = 1 - \frac{t_b}{\tau_n} \quad \text{et} \quad \Phi_{ZCE_2} = -\Phi_{5-6} + \Phi_{7-8} + B_0.\Phi_{1-2}$$

Ce facteur est d'autant plus voisin de **1** que $t_b << \tau_n$. C'est à dire que $W_b << L_n$. La perte de flux de Φ_{1-2} dans la base constitue un flux de recombinaison :

$$\Phi_{rec} = \Phi_{1-2}.\frac{t_b}{\tau_n}$$

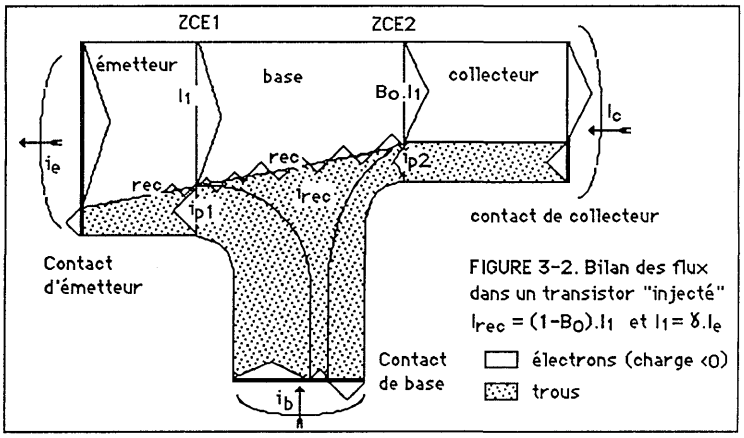


FIGURE 3-2. Bilan des flux dans un transistor "injecté" $I_{rec} = (1-B_0).I_1$ et $I_1 = \gamma.I_e$

3-3-Equations fondamentales du transistor bipolaire.

Si on effectue le bilan des courant au niveau des contacts ohmiques (orientés selon la **figure 3-2**), en introduisant le rapport γ d'injection de l'émetteur ($I_1 = \gamma.I_e$) et les courants i_{p1} et i_{p2} des trous au niveau des **ZCE_1** et **ZCE_2** (**-e** représente la charge de l'électron).

$$I_1 = e.\Phi_{1-2}\ ,\ I_{p1} = e.\Phi_{3-4}\ ,\ I_{p2} = e.\Phi_{7-8}\ ,\ I_{n2} = -e.\Phi_{5-6}\ ,\ I_{rec} = e.\Phi_{rec}$$

$$I_e = \frac{I_1}{\gamma} = I_1 + I_{p1} = I_c + I_b$$

$$I_c = B_0 . I_1 + (I_{p2} + I_{n2}) = B_0 . \gamma . I_e + (I_{p2} + I_{n2})$$

$$I_b = I_{rec} + I_{p1} - (I_{p2} + I_{n2}) = (1 - B_0).\gamma.I_e + (1-\gamma).I_e - (I_{p2} + I_{n2})$$

Le courant principal est I_1 et ce courant est commandé par la tension appliquée à la jonction base-émetteur, donc par le potentiel de base, si l'on considère que l'émetteur est au potentiel zéro. Ce potentiel de base est donné par un équilibre, au sein de cette base entre la recombinaison, qui fixe des charges négatives et donc abaisse le potentiel local et l'apport de trous positifs par le courant i_b, actif par I_{rec}. En définitive , I_{rec} fixe donc le potentiel de commande.

Un transistor sera un bon transistor, si la commande reste de faible puissance et proportionnelle au courant principal qu'elle génère ; donc si les courants de trous vers l'émetteur I_{p1} et provenant du collecteur I_{p2} restent faibles devant les autres. En résumé, il faut que :

$I_1 >> I_{rec} >> I_{p1}$ # $(I_{p2} + I_{n2})$

La première condition sera réalisée si la base est courte ($W_b << L_n$). La deuxième, si l'émetteur est beaucoup plus dopé que la base.

Cela se traduit par l'expression :

$$\frac{D_p}{W_e.N_{de}} < \frac{Dn}{W_b.N_a} \cdot \frac{t_b}{\tau_n} \quad \text{soit} \quad N_{de} > \frac{\tau_n}{t_b}. N_a \quad \text{alors} \quad \gamma \# 1$$

Si l'on pose : $Bo.\gamma = a_o$ (habituellement, a_o # **0.99**), on peut écrire :

$$I_c = a_o.I_e + (I_{p2}+I_{n2}) = a_o.I_e + I_{cb0}$$

$$I_b = (1 - a_o).I_e - (I_{p2}+I_{n2}) = (1 - a_o).I_e - I_{cb0}$$

Ces équations sont caractéristiques du fonctionnement en "**base commune**" (entrée par l'émetteur, sortie par le collecteur) (**figure 3-3**). a_o représente le gain statique en courant du montage. $(I_{p2}+I_{n2})$ encore appelé I_{cb0} représente le courant de fuite collecteur/base, lorsque l'émetteur n'est pas branché ($I_e = 0$).

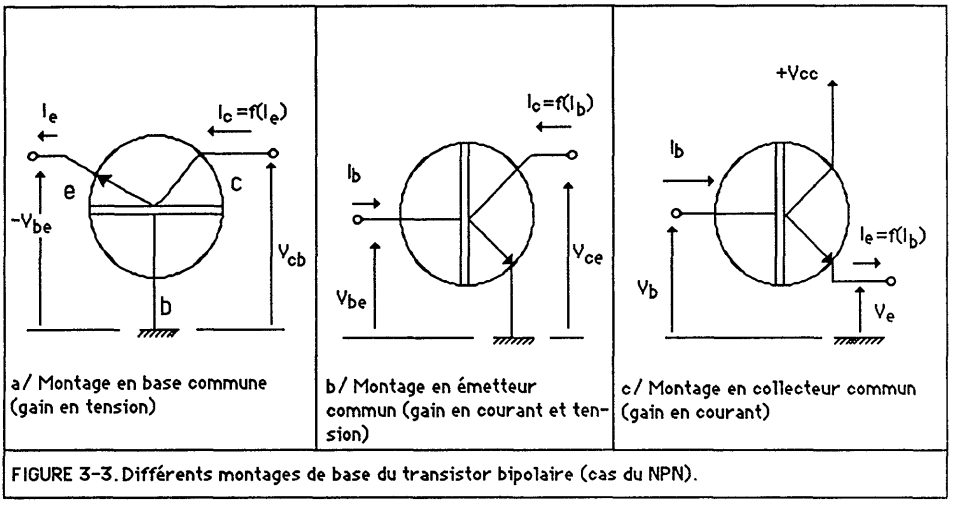
Si l'on pose $\beta = a_o/(1-a_o)$ (β# **100**), on peut mettre les équations sous la forme :

$$I_e = (\beta/a_o).I_b + (\beta/a_o).(I_{p2}+I_{n2}) = (\beta/a_o).I_b + I_{ce0}$$

$$I_c = \beta.I_b + (\beta/a_o).(I_{p2}+I_{n2}) = \beta.I_b + I_{ce0}$$

βreprésente le gain en courant du montage "**émetteur commun**" (entrée par la base, sortie par le collecteur) et β/a_o le gain en courant du montage

"**collecteur commun**" (entrée par la base, sortie par l'émetteur).



a/ Montage en base commune (gain en tension)

b/ Montage en émetteur commun (gain en courant et tension)

c/ Montage en collecteur commun (gain en courant)

FIGURE 3-3. Différents montages de base du transistor bipolaire (cas du NPN).

$\mathbf{I_{ce0}}$ représente cette fois le courant de fuite collecteur/émetteur, lorsque la base est "en l'air". Remarquons qu'étant données les valeurs habituelles de β, $\mathbf{I_{ce0}}$ est beaucoup plus grand que $\mathbf{I_{cb0}}$. On peut l'expliquer facilement en remarquant que, même "en l'air", la base perd des électrons et reçoit des trous du collecteur (**figure 3-1b** et **3-1d**) donc elle est maintenue à un potentiel positif. De ce fait, la jonction émetteur-base est légèrement passante et cela contribue à grossir le courant $\mathbf{I_{cb0}}$.

La tension entre la base et l'émetteur est reliée au courant d'émetteur par le flux d'électrons injectés.

$$I_e = (e.\Phi_1 / \gamma).(\mathrm{Exp}(V_{be}/V_T)-1)$$

Si on néglige le facteur γ, en principe proche de **1**, on peut remarquer que la diode base-émetteur est une diode sur laquelle on applique $\mathbf{V_{be}}$ mais dont le courant $\mathbf{I_e}$ n'est pas pris à la base ($\mathbf{I_b << I_e}$) mais quasi-intégralement au collecteur.

3-4-Phénomènes limitant la fonction des transistors

Nous avons déjà signalé l'intervention de phénomènes parasites tels que les pièges de la zone de charge d'espace et les effets de surface pour les diodes faiblement injectées, ces phénomènes se manifesteront également pour les transistors sous faible polarisation et leur caractéristique dans ce cas sera de la forme :

$$I_e = I'_s \cdot (\mathrm{Exp}(\frac{V_{be}}{2V_T}) - 1)$$

Nous avons par ailleurs précisé que, pour les "bons transistors", le dopage de la base doit être très faible par rapport au dopage de l'émetteur. Dans ce cas, la ZCE_1 s'étend surtout vers la base mais elle reste de largeur environ constante pour les régimes linéaires de fonctionnement, car V_{be} ne varie pas beaucoup. Il n'en est pas de même pour la zone ZCE_2 qui est en inverse et qui supporte V_{cb}. En fait, nous avons donné au paragraphe précédent une évolution du courant de collecteur qui semble être indépendante de V_{cb} :

$$I_c = B_o . \frac{s.e.n_i^2.Dn}{W_b . N_a} . (Exp(\frac{V_{be}}{V_T}) - 1)$$

Ce n'est qu'une apparence, car W_b dépend de la largeur de ZCE_2, donc de V_{cb}. Si V_{cb} augmente, W_b diminue et donc I_c augmente. C'est l'effet **EARLY**. Pour minimiser cet effet, on a intérêt à ce que le collecteur "proche de la base", soit encore moins dopé que cette dernière. Si c'est le cas, c'est vers le collecteur que s'étendra la zone de charge d'espace. De plus, lorsqu'une tension sera appliquée au collecteur, la ZCE_2 entre une zone **p** et une zone N^- sera naturellement large, elle résistera mieux aux fortes tensions.

Malgré ces dispositions, l'application d'une trop forte tension peut encore avoir deux autres effets particulièrement génant : le perçage de la base et le deuxième claquage. le perçage de la base est facile à comprendre, si la tension appliquée est trop forte, W_b diminue et les deux **ZCE** peuvent se rejoindre ; alors il n'y a plus de zone de trous à traverser donc plus de recombinaison. Il n'y a donc plus de contrôle possible du courant de collecteur par un flux de trou dans cette base. Ce perçage entraîne la mise en court-circuit du transistor, et s'il se prolonge au delà de quelques microsecondes, le transistor peut être détruit.

Pour expliquer le deuxième claquage, il faut faire un petit retour en arrière sur le bilan des courants à travers un transistor (**figure 3-2**) en détaillant le comportement de la ZCE_2. Nous savons que c'est une zone à fort champ et que les électrons issus de l'émetteur sont accélérés par ce champ. Ils atteignent des énergies de plusieurs électrons-volts, et sont parfois capables par choc, d'arracher un électron lié à un atome de silicium de cette **ZCE**. Ce faisant, ils créent à chaque fois une paire électron-trou, capable à son tour d'ioniser d'autres centres. Il y a phénomène d'avalanche avec forte augmentation du courant de collecteur. Ce phénomène peut être caractérisé par un facteur de multiplication du collecteur **M** (**figure 3-4**) qui est de la forme :

$$M = \frac{1}{1 - (\frac{V_{cb}}{V_{br}})^m}$$

Le terme **M** est non forcément entier, supérieur à un et dépend du cristal.

L'expression de **M** reste définie pour $V_{cb} < V_{br}$ et diverge ensuite. L'effet d'avalanche a deux effets. Tout d'abord, un effet facilement prévisible : le courant de collecteur ne sera contrôlable que si la tension V_{cb} reste inférieure à cette tension V_{br} d'avalanche, mais un deuxième effet plus caché est tout aussi désastreux. Même avant la tension d'avalanche, l'effet existe et grossit le courant I_c . Il crée donc vers la base, un courant de trous $(M-1).B_o.I_1$. Ce courant vient grossir le courant i_{p2}. Le courant de trous total peut être important bien avant qu'on atteigne la tension d'avalanche, et il est capable, si l'on ne l'absorbe pas suffisamment par l'électrode de base (potentiel V_{be} suffisamment bas et peut-être même négatif) d'augmenter le potentiel de cette dernière donc de rendre le transistor plus passant .

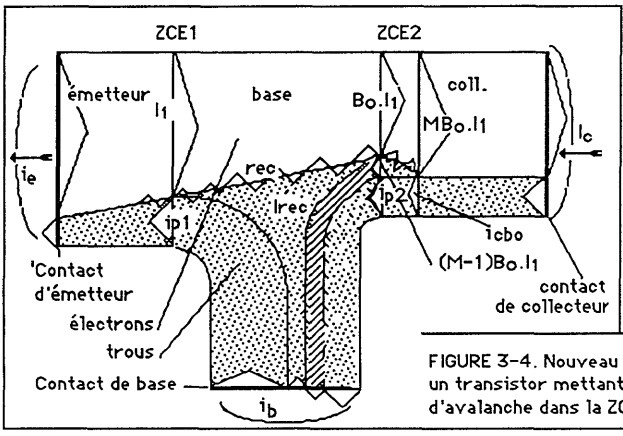


FIGURE 3-4. Nouveau bilan des courants dans un transistor mettant en évidence l'effet d'avalanche dans la ZCE du collecteur.

et par emballement, de mettre le transistor en court-circuit. C'est le deuxième claquage, dont la tension d'apparition dépend cette fois de la valeur de la résistance en série sur la base et de la tension à laquelle elle est raccordée (figure 3-5).

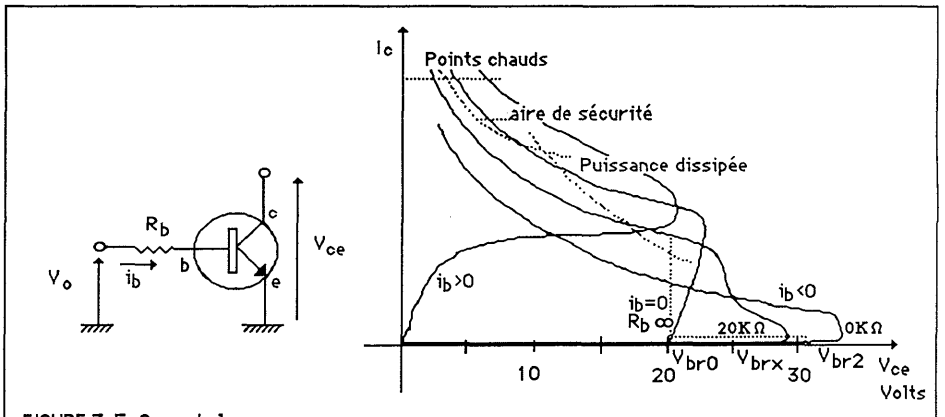


FIGURE 3-5. Second claquage.

En conclusion de ce paragraphe sur les effets parasites, on peut résumer les condition de fabrication d'un bon transistor ; par exemple (figure 3-6) le transistor npn vertical ou technologie planar.
Il faut un émetteur très dopé **N+**, une base moins dopée **p**, d'épaisseur faible mais constante (double diffusion), un collecteur peu dopé (**N-**), suivi d'une couche **N+**, qui permet de remonter le contact en surface sans ajouter de résistance. Un tel transistor, réalisé dans une couche épitaxiée d'une dizaine de microns sur un substrat **p-**, possède un gain βd'environ **100**, a une tenue en tension de plusieurs dizaines de volts et répond en fréquence jusqu'à environ le GigaHertz. Des transistors **P+NP**, au fonctionnement symétrique, sont bien sûr réalisables.

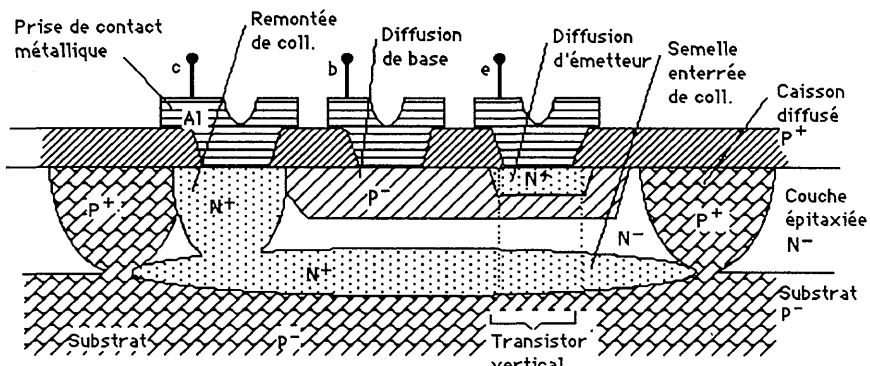


FIGURE 3-6. Transistor planar

Très en vogue en technologie Germanium, ils sont de moins bonne qualité que leurs homologues **N+PN** en technologie Silicium aussi ils ne sont généralement utilisés qu'en analogique et dans les cas de "force majeure".

3-5 Régimes de fonctionnement du transistor

Les équations obtenues au paragraphe 3-3 ont le mérite d'être simples et parlantes, mais ne sont pas complètes (nous sommes dans le cas d'une polarisation "normale"). En reprenant les équations de flux et en tenant compte du "report" possible de Φ_{5-6}, on aurait pu établir de façon rigoureuse un système indépendant du régime de polarisation :

$$I_e = I_{s1}.(Exp(V_{be}/V_T)-1) - \alpha_i.I_{s2}.(Exp(V_{bc}/V_T)-1)$$

$$I_c = \alpha_n.I_{s1}.(Exp(V_{be}/V_T)-1) - I_{s2}.(Exp(V_{bc}/V_T)-1)$$

I_{s1} et I_{s2} sont globalement les courants de saturation des 2 jonctions

émetteur/base et base/collecteur. α_n et α_i traduisent le rendement du report des flux Φ_{1-2} et Φ_{5-6}. Fixons quelques ordres de grandeur. Pour des transistors classiques (genre **2N2222**),

I_{s2} #10.I_{s1} #10 pA, α_n# **0.99** et α_i # **0.50.** (Les différences de valeurs de ces paramètres aux 2 jonctions sont liée à la géométrie globale du dispositif et au dopage des différentes zones.)

Soit le montage "émetteur commun" de la **figure 3-7**. Le point de fonctionnement est donné pour différents i_b, par l'intersection (**figure 3-8**) de la caractéristique $I_c(V_{ce})$ avec la droite de charge du montage.

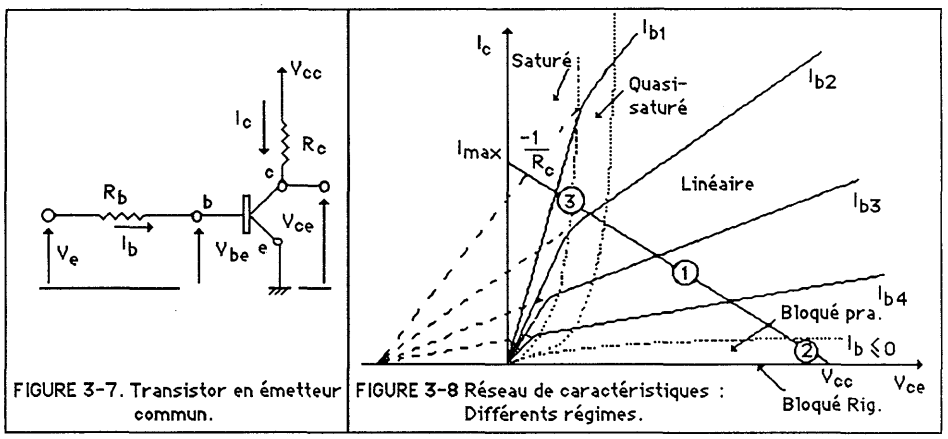


FIGURE 3-7. Transistor en émetteur commun.

FIGURE 3-8 Réseau de caractéristiques : Différents régimes.

On peut ainsi définir plusieurs régimes pour ce transistor (figure 3-9) :

- le mode actif (qui contient le régime linéaire),
- le mode bloqué (qui se subdivise en bloquage rigoureux et pratique), et
- le mode saturé (qui se développe en quasi saturé et saturé).

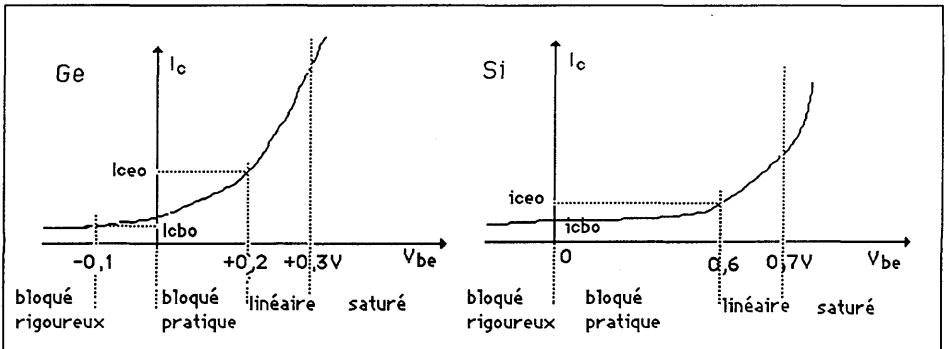


FIGURE 3-9. Régime de fonctionnement du transistor germanium et silicium

3-5-1-Fonctionnement normal ($V_{be} \geq o$, $V_{bc} \leq o$)

Le mode normal a déjà été présenté dans les paragraphes précédents et constitue le mode actif de l'électronique analogique (souvent petits signaux). Le jeu d'équations se simplifie et correspond, (exprimé en fonction de V_{be}), au cas des paragraphes 2 et 3.

$$I_e = I_{s1}.(Exp(V_{be}/V_T)-1) + \alpha_i.I_{s2}$$

$$I_c = \alpha_n.I_{s1}.(Exp(V_{be}/V_T)-1) + I_{s2} = \alpha_n.I_e + I_{cb0}$$

Si l'on pose

$$I_{cb0} = I_{s2}.(1- \alpha_n.\alpha_i) \quad , \quad \beta = \alpha_n/(1- \alpha_n) \text{ et}$$

$$I_{ce0} = (\beta/\alpha_n).\ I_{cb0}$$

le système devient alors:

$$I_e = (\beta/\alpha_n).I_b + I_{ce0}$$

$$I_c = \beta.I_b + I_{ce0}$$

$$V_{be} \# V_T.\ Ln(I_e/I_{s1})$$

C'est le même système qu'au paragraphe 3 et l'on pourrait faire l'identification de a_0 et α_n, exprimer I_{s2} en fonction de $(I_{p2}+I_{n2})$ etc...

3-5-2- Mode bloqué ($V_{be} \leq o$, $V_{bc} \leq o$)

Le mode bloqué correspond à I_c #0. Les deux diodes sont bloquées et le système initial se réduit à :

$$I_e = - I_{s1} + \alpha_i.I_{s2} \quad \approx 5pA$$

$$I_c = - \alpha_n.I_{s1} + I_{s2} \quad \approx I_{cbo} \quad \approx 10pA$$

$$I_b = - (1 - \alpha_n).I_{s1} - (1 - \alpha_i).\ I_{s2} \quad \approx 5pA$$

- Hors les phénomènes de claquage, ces courants sont quasi indépendants de V_{ce} : ceci constitue le bloquage rigoureux (qui demande un courant de base négatif).

- Un montage de bloquage simpliste aurait conduit à laisser la base non branchée ($I_b = 0$), mais rappelons que dans ce cas :

$$I_e = I_c \ \# I_{ceo} \# \beta\ .\ I_{cbo} \quad (\sim\ 500pA)$$

Un modèle simplifié du transistor bloqué (**figure 3-10**) est donc réduit à deux capacités de transition C_{teb} et C_{tbc} en parallèle sur deux sources

de courant de saturation i_{seb} et i_{sbc} de valeurs variables entre i_{cbo} et i_{ceo} selon les conditions de contre polarisation de la base.

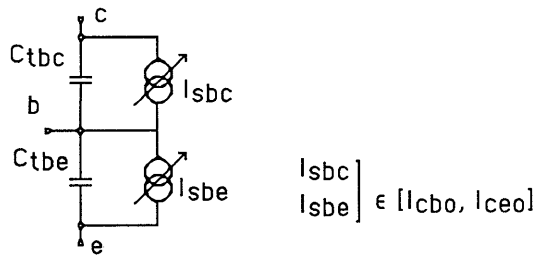


FIGURE 3-10. Modèle du transistor bipolaire bloqué.

3-5-3- Mode saturé

Lorsque le transistor, en mode normal, voit sa tension de base augmenter, le courant collecteur augmente, et si ce dernier est relié à la source d'alimentation V_{cc} par une résistance R_c, la tension du collecteur doit baisser, donc se rapprocher de V_b. peut-être au point de la rattrapper puis de la dépasser. Dans ce cas, V_{bc} peut devenir nul puis positif, mais dans ce cas, la jonction **b-c** n'est plus contre-polarisée. La **ZCE** diminue en taille et en champs. Cette zone d'attraction des électrons injectés par l'émetteur disparait. Le facteur de transport diminue. Vu de l'extérieur, tout se passe de façon auto-équilibrante. Si I_b augmente, le rendement du report de I_e sur I_c diminue pour laisser I_c environ constant (pour que V_{bc} reste dans une zone de mise en quasi-conduction de la jonction). Le transistor entre progressivement en mode saturé.
L'augmentation de i_b, à courant i_c constant a une conséquence immédiate :

$$i_c = - e.D_n \cdot \frac{dn(x)}{dx} = \frac{e.D_n}{W_b} \cdot [(n(0)-n(w)] = c^{ste}$$

donc la pente du profil de densité est constante.

$$i_b = \frac{Q_s}{\tau_n} = e.\int_o^w \frac{n(x)}{\tau_n} \cdot dx = \frac{e.W_b}{2\tau_n} \cdot [(n(0) - n(w)) + 2n(w)]$$

Si Ib augmente c'est que **n(w)** augmente. Cela se traduit par une évolution de Q_s selon le profil de la figure 3-11. Tant que i_b augmentera, la charge Q_s augmentera (à pente constante) afin de permettre au courant de de recombinaison de compenser i_b.

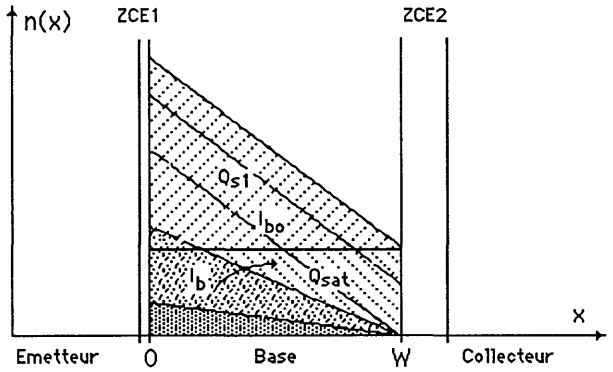


FIGURE 3-11 Evolution du profil de densité des électrons dans la base lorsque l'on passe du régime linéaire au régime saturé. La charge stockée se partage en une charge utile constante Q_{s1} et une charge de saturation Q_{sat}.

Le modèle de transistor en régime saturé peut être donné par la figure 3-12. Il correspond à 2 modèles de diode en cascade.

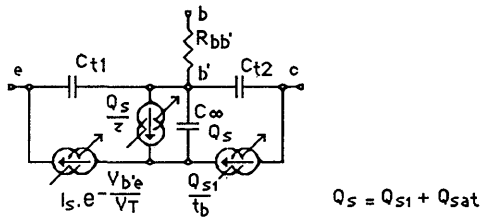


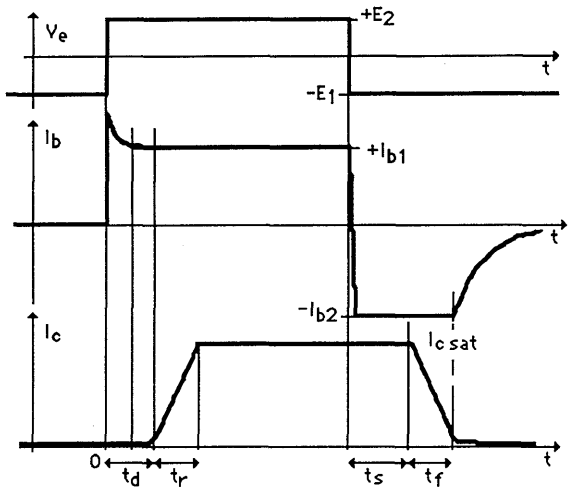
FIGURE 3-12 Modèle de transistor bipolaire en régime de saturation. Noter que la charge utile Qs1 est différente de la charge stockée totale Qs.

3-6 Commutation du transistor

On ne s'intéresse qu'à la commutation du courant collecteur (ou de la tension V_{ce}) pour une commande appliquée entre la base et l'émetteur.

3-6-1 Description qualitative du phénomène de commutation.

Soit un créneau de tension appliqué au montage en émetteur commun de la figure 3-7 selon le schéma de la figure 3-13.



t_d retard à la croissance de Ic. Correspond à la charge de Ct1.

t_r établissement de Ic en régime linéaire.

t_s retard à le décroiss. Correspond à l'évac. de la charge stockée.

t_f extinction de Ic en régime linéaire.

FIGURE 3-13 Etude qualitative de la commutation du courant Ic.

Tout d'abord, on retrouve sur i_b toutes les caractéristiques de l'attaque d'une diode en commutation, le pic de courant à la fermeture correspond à la charge de la capacité de transition C_{t1}. Il correspond à un retard à la "fermeture" du courant de collecteur. Le retard à l'ouverture correspond au recouvrement de la charge stoquée Q_s dans la base. Côté collecteur, le vocabulaire consacré est le suivant :

t_d = retard à la croissance de i_c

t_r = temps de croissance (de **10 à 90%** de i_c)

t_s = retard à la décroissance

t_f = temps de décroissance (de **90 à 10%** de i_c)

avec $t_{on} = t_d + t_r$ et $t_{off} = t_s + t_f$ (l'ordre de grandeur varie selon les transistors de10 µs à 0.1 µs.)

3-6-2- Commutation bloqué-passant.

Les deux jonctions étant initialement dans un état bloqué (capacités C_{t1} et C_{t2} chargées). Le premier temps t_d correspond à la décharge des zones de transitions selon le schéma de la figure 3-14. Ce schéma permet de définir la constante de temps τ_1 qui intervient dans le calcul de t_d .

On voit tout de suite que ce temps dépend du taux de bloquage (valeur de $-E_1$). On établit simplement qu'au premier ordre :

$$t_d \approx \tau_d \cdot \ln \left|\frac{E_2 + E_1}{E_2 - V\delta}\right|$$

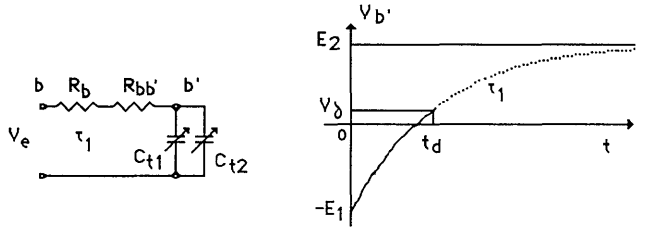


FIGURE 3-14 Le temps td correspond à la décharge des capacités de transition entre base/émetteur et base/collecteur.

t_d est habituellement de l'ordre de τ_1. Cette expression néglige le temps d'établissement du début de la charge stoquée dans la base quand le transistor passe en mode actif (temps de traversée de base) et le temps de montée de i_c de **0** à **10%**.

- Le deuxième temps correspond à un fonctionnement linéaire, avec établissement progressif de la charge Q_s à courant constant (R_b suffisamment grand et V_δ suffisamment proche de la tension finale $V_{b'}$).

On peut écrire :

$$I_b = \frac{Q_s}{\tau_n} + \frac{dQ_s}{dt} \quad \text{et} \quad I_c = \frac{Q_s}{t_b}$$

cette équation est facile à intégrer si I_b # $C^{ste} = I_{b1}$

$$Q_s(t) = \tau_n.I_{b1} \,.\, (1 - \mathrm{Exp}(-\frac{t}{\tau_n})) \quad \text{et} \quad I_c(t) = \beta.I_{b1}.(1 - \mathrm{Exp}(\frac{t}{\tau_n}))$$

Dans cette zone, le transistor est équivalent au modèle de la figure 3-15 (si la forme ressemble, les éléments sont de valeurs différentes du modèle de **Giacoletto**).

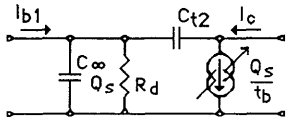


FIGURE 3-15 Modèle linéaire du transistor en grands signaux.

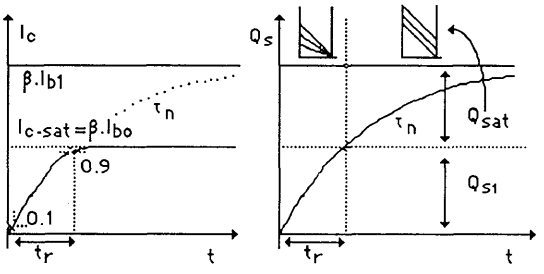


FIGURE 3-16 Chronogramme du courant collecteur et de la charge stockée quand le transistor sature.

Le transistor entre en saturation quand I_c atteint le courant $I_{c\text{-}sat}$, tel

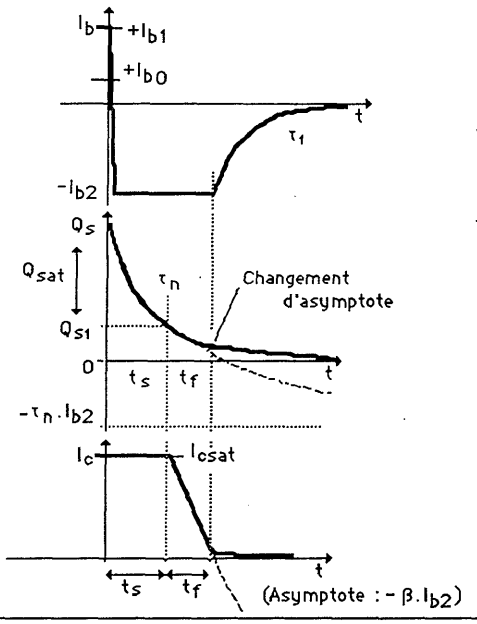
que V_{bc} # 0V (**figure 3-16**). On calcule donc :

$$t_r = \tau_n.Ln(\frac{\beta.I_{b1} - 0.1I_{c\text{-}sat}}{\beta.I_{b1} - 0.9I_{c\text{-}sat}})$$

Quand $\beta.I_{b1}$ est bien plus grand que $I_{c\text{-}sat}$ (commande d'entrée suffisamment énergique), I_c ne décrit qu'une fraction de l'exponentielle ($t_r < \tau_n$) et l'allure est quasi-linéaire (figure 3-14 et 3-16). Remarquons également que lorsque $I_{c\text{-}sat}$ est atteint, Q_s évolue encore (en passant d'un profil triangulaire à un profil trapèzoïdal). C'est à partir de cet instant que s'installe la charge de saturation.

3-6-3 Commutation passant-bloqué.

Quand le régime d'équilibre de l'état passant est atteint, si l'on provoque en entrée une commande de bloquage, le courant i_b réagit comme un courant de diode. Tant que la base est noyée d'électrons, un courant inverse $-i_{b2}$ peut s'établir, uniquement limité par les éléments extérieurs (**-E1**, R_b). Hors la recombinaison, qui est indépendante des conditions de polarisation, ce courant inverse est seul capable de faire disparaître la charge Q_s de la base et tant que cette dernière existe et reste supérieure à la valeur de saturation Q_{s1}, I_c persiste et reste constant (figure 3-17).



t_s temps d'évacuation de la charge de saturation. Le transistor entre ensuite dans un mode linéaire

t_f temps d'évacuation de la charge utile. Lorsque Q_{s1} atteint zéro, I_b s'annule.

FIGURE 3-17 Bloquage du transistor commandé en tension.

On est dans la phase de retard t_s. Si :

$$I_{b1} = \frac{Q_{s1}}{\tau_n} \text{ et } I_{bo} = \frac{I_{c\text{-}sat}}{\beta}$$

$$t_s = \tau_n.\mathrm{Ln}(\frac{I_{b1} + I_{b2}}{I_{b2} + I_{b0}})$$

t_s est d'autant plus grand que le transistor était saturé (i_{b1} important) et d'autant plus petit que la tension de bloquage est grande en valeur absolue (i_{b2} important). Les conditions d'un bloquage efficace vont à l'encontre d'une mise en conduction rapide. Quand Q_s franchit Q_{s1}, i_c diminue. On entre dans la période t_f. La loi est formellement la même et t_f prend fin lorsque Q_s devient nulle :

$$t_f = \tau_n.\ \mathrm{Ln}(\frac{I_{b2} + I_{bo}}{I_{b2}})$$

I_c a la forme d'un morceau d'exponentielle d'asymptote négative car $E2<0$ mais comme I_c reste confiné entre $I_{s\text{-}sat}$ et **0**, on aura dans la plupart des cas ($t_f<\tau_n$) et I_c aura une allure linéaire (figure 3-14 et 3-17). S'il on fait un rapide bilan des circonstances de commutation, on voit qu'une commutation énergique (I_{b1} et I_{b2} important) peut raccourcir séparément les différents temps caractéristiques mais en intervenant "a contrario" sur t_r et t_s, ainsi que sur t_f et t_d. Un juste compromis est en général à trouver, qui dépend du problème précis de mise en oeuvre, et qui souvent se traduira par un taux de saturation "raisonnable" ($i_{b1} \approx 3$ à $10.i_{b0}$) selon que l'on veut une fréquence de fonctionnenment maximum ou des fronts très raides.

3-6-4 Consommation de puissance en cours de commutation

Bloqué ou saturé, un transistor ne consomme que peu de puissance (ou I_c, ou V_{ce} est faible). Lors de la commutation, il n'en est pas de même, I_c et V_{ce} coexistent. En première approximation :

$$V_{ce} = V_{cc} - R_c.I_c$$

et si I_c suit une approximation linéaire :

$$I_c = I_{c\text{-}sat}.\ \frac{t}{t_r} \quad \text{ou} \quad I_c = I_{c\text{-}sat}.(1- \frac{t}{t_f})$$

selon le sens de la commutation et en prenant séparément l'origine des temps au début de chaque variation.

Pour chaque impulsion transmise, l'énergie dissipée dans le transistor est

donc :

$$W=W_r+W_f \# \int_{t=0}^{t=t_r} V_{ce}.I_c.dt + \int_{t'=0}^{t'=t_f} V_{ce}.I_c.dt' \# \frac{V_{cc}.I_{c\text{-}sat}}{6}.(t_r+t_f)$$

En entrant dans le détail, on peut distinguer plusieurs types de bloquages, selon la valeur de i_{b2} par rapport à Q_{s1}/τ_n (figure 3-18). Tout d'abord, si i_{b2} de blocage est faible, la charge Q_s est détruite au rythme de la recombinaison, le transistor se désature alors qu'il est encore passant, la tension V_{ce} s'installe alors que I_c est encore important. Une telle commutation est lente, bien qu'un courant important puisse charger la capacité de transition collecteur/base. Il y a donc une pointe de puissance consommée quand ZCE_2 se désature, tant que ZCE_1 ne se bloque pas. A l'inverse, si I_b est trop important, la fraction de Q_s proche de ZCE_1 disparait, alors que la ZCE_2 est encore passante et noyée d'électrons. Dans ce cas, I_c diminue fortement alors que la tension ne peut se réinstaller, dans ce cas, c'est un courant I_b qui terminera d'évacuer les charges proches de ZCE_2. On aura alors une queue longue d'évacuation des charges restantes et de recharge de la capacité de transition... Le cas optimal se présente lorsque les deux jonctions vont se bloquer en même temps I_b s'occupant de la jonction émetteur/base et I_c de la jonction collecteur/base.

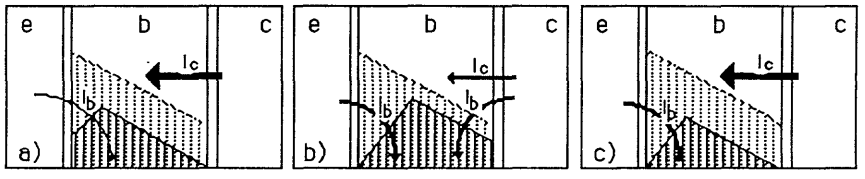


FIGURE 3-18 Différents modes de bloquage.
a) I_b est trop faible. La tension V_{cb} s'installe alors que le transistor est passant.
b) I_b est trop fort. La jonction e/b se bloque la 1ière. Seul Ib pourra bloquer la jonction b/c.
c) cas idéal. Les deux jonctions sont bloquées simultanément.

3-6-5 Compensation des transistors en commutation

Hors des considérations de limitations des tensions de commande (**E1** et **E2**) pour des raisons de sécurité de fonctionnement, l'optimisation de la commutation sur charge résistive se fera strictement comme dans le cas d'une diode, avec un condensateur C_b en parallèle sur

R_b tel que $R_bC_b \# \tau_n$ (revoir le paragraphe correspondant dans le chapitre sur les diodes) avec pour principal objectif de réduire t_s.

3-7 Commutation d'un montage Darlington

Un montage **Darlington** est une combinaison à deux transistors d'un montage amplificateur de courant et de tension (figure 3-19).

Le β_1 et le β_2 sont les gains respectifs des deux transistors, le gain en courant global du transistor équivalent, est

$$\beta = \beta_1 . \beta_2 + \beta_1 + \beta_2 (1 - \frac{V_{be2}}{Ri_{b1}})$$

Quand i_{b1} augmente et que le système entre en saturation, i_{b1} n'a plus d'action sur I_{c1} (qui fournit i_{b2}) donc V_{be2} ne varie plus. **T1** est seul à se saturer et **T2** qui reste à la limite de saturation conserve son gain propre. Ceci a surtout une conséquence sur la commutation de l'état saturé vers l'état bloqué. En effet, si une impulsion négative est appliquée en entrée, **T2** ne peut se bloquer que si I_{c1} commence par s'annuler. Les temps de stockage t_{s1} et t_{s2} des transistors **T1** et **T2** s'ajoutent donc.

De plus, tant que **T2** est saturé, l'évacuation de Q_{s1} (charge stoquée dans **T1**) s'effectue uniquement par la base car il n'y a pas de tension collecteur possible. T_{s1} est donc très long. Comme **T2** n'a pu se saturer, t_{s2} serait relativement bref mais l'évacuation de Q_{s2} se produit dans une circonstance relativement défavorable (i_{b2} = **0**).

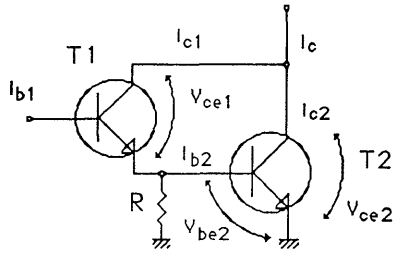


FIGURE 3-19 Montage Darlington T2 ne peut pas se saturer car car Vce1 reste positif ; cependant ib2 ne peut devenir significativement négatif.

Le temps t_f de descente du courant I_c correspond à celui du deuxième transistor seul, car il se produit à un moment où le transistor **T1** est déjà bloqué.

Globalement, le temps de commutation t_{off} est catastrophique, puisque le

premier transistor commute à tension V_{ce} nulle et le deuxième à courant i_{b2} nul. Pour t_{on}, c'est le contraire. On bénéficie du facteur multiplicatif des gains.

3-8 Commutation du transistor de puissance

Un transistor de puissance utilisé seul commute comme un transistor classique hors les considérations d'aire de sécurité en commutation qui assurent que la puissance dissipée pendant cette commutation ne va pas détruire le transistor (figure 3-5).
Le problème courant est que les circonstances de commutation sont très significativement modifiées en fonction de la charge à commuter. Ceci est particulièrement vrai lorsque la charge est selfique (ce qui est souvent le cas en électronique de puissance). Nous allons voir que les phénomènes de commutation propres du transistor vont être totalement masqués par les transitoires imposés de l'extérieur.

3-8-1 Commutation à l'ouverture d'une charge selfique

Le montage est celui de la figure 3-20. A l'instant $t = 0$, I_b devient négatif, le transistor évacue normalement Q_s puis se bloque. Le courant I_c installé ne peut cependant s'annuler à cause de la self et la tendance à baisser de I_c entraine une augmentation du potentiel de collecteur pour compenser cette baisse.

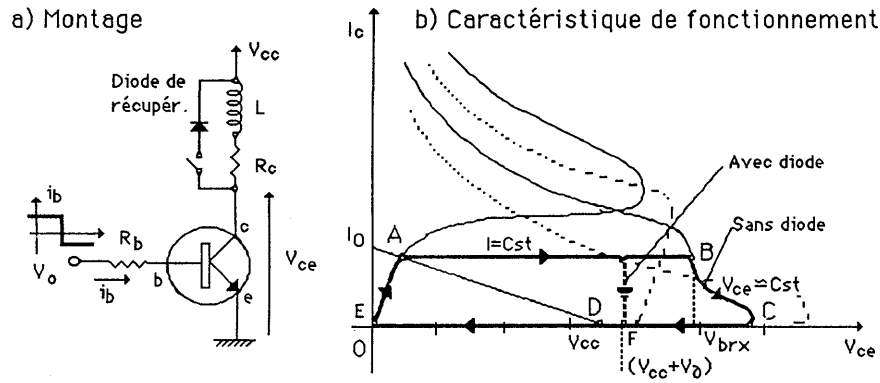


Figure 3-20 Commutation d'une charge selfique. Sans diode de récupération, le point de fonctionnement sort de l'aire de sécurité. la diode permet de limiter la tension supportée par le montage.

On atteind ainsi le deuxième claquage à $V_{br\text{-}Rb}$. Le schéma équivalent est donné en figure 3-21. Il nous montre que la tension du transitoire dépend

de V_{br-Rb} (notée **Vbrx** sur la figure 3-21) et que le temps de commutation est fixé principalement par les composants extérieurs **L** et R_c.

De plus, ce transitoire a toutes les chances de faire sortir le transistor de son aire de sécurité, aussi a-t-on l'habitude de compléter le schéma de la figure 3-20a par une diode appelée diode de recupération ou diode de "roue libre" aux bornes de la charge (**Rc,L**).Quand le transistor se coupe, la tension aux bornes de (**Rc,L**) tend aussi à augmenter, mais dès qu'elle dépasse V_{cc} de V_∂, la diode se met à conduire et le courant qui circulait dans la self peut se boucler sur lui-même par la diode sans que le transistor ait à atteindre son deuxième claquage.

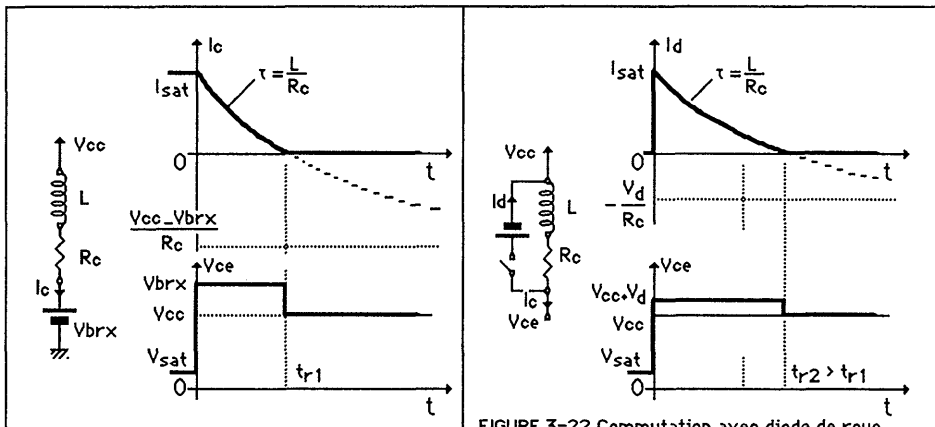


FIGURE 3-21 Commutation du courant dans une charge selfique.

FIGURE 3-22 Commutation avec diode de roue libre. $t_{r2} > t_{r1}$ car l'asymptote est plus proche de zéro.

Le montage équivalent est celui de la figure 3-22. La surtension est limitée, mais il faut quand même remarquer que le transitoire de courant dans la self est plus long. En effet, si la constante de temps mise en jeu est la même, l'asymptote est beaucoup plus proche de zéro donc le temps relatif de commutation est bien plus long. Heureusement, ce courant ne concerne pas le transistor, qui a pu se bloquer à son propre rythme dès le temps t=0. La puissance dissipée dans le transistor est alors minimum.

3-8-2 Commutation à la fermeture

Si l'on installe un courant $i_b>0$ alors que $i_c= i_{self} =0$, quand i_c tend à devenir **>0**, la self, pour s'y opposer, absorbe toute la tension d'alimentation.

On a donc V_{ce} qui tend rapidement vers **0** alors que i_c est encore faible (on passe du point **D** au point **E** sur la caractéristique de la figure 3-20b au rythme de la mise en conduction du transistor). Ensuite le modèle équivalent du montage est donné en figure 3-23. Le courant s'installe dans

l'ensemble au rythme de $\tau = L/Rc$. On parcourt la branche de caractéristique de **E** jusque **A**.

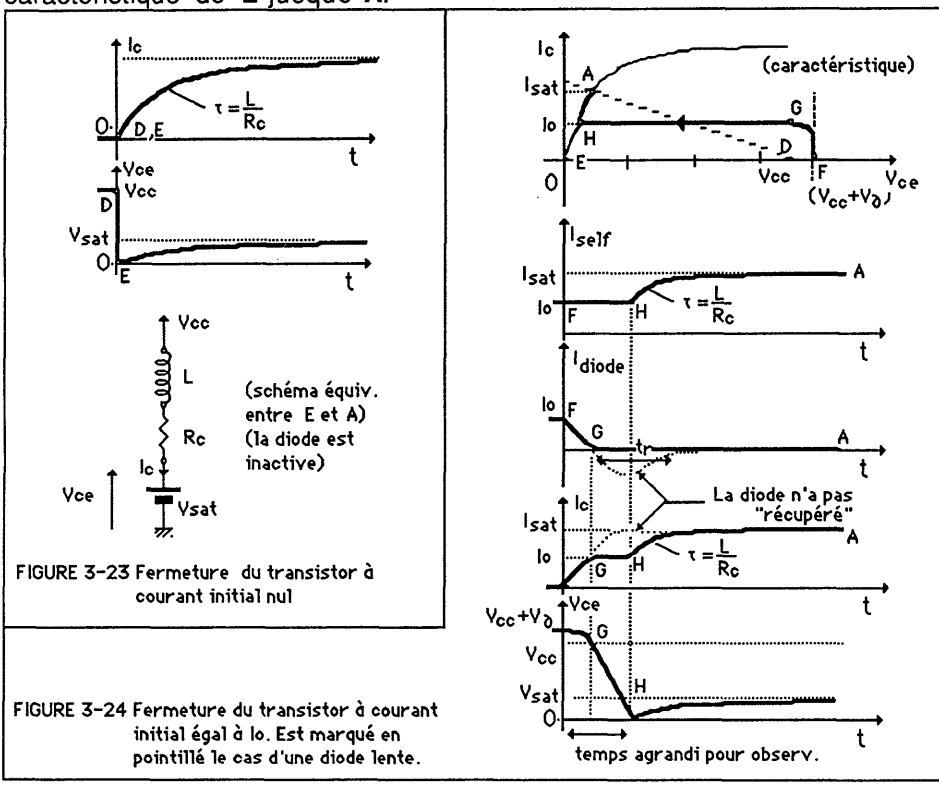


FIGURE 3-23 Fermeture du transistor à courant initial nul

FIGURE 3-24 Fermeture du transistor à courant initial égal à Io. Est marqué en pointillé le cas d'une diode lente.

S'il restait un courant $i_{self} = I_o$ à l'instant où l'on rend $i_b > 0$, c'est que l'on était encore au point de fonctionnement **F** (figures 3-24). Alors, quand le transistor entre en conduction, son courant I_c peut croître rapidement au détriment du courant dans la diode sans que cela demande à changer i_{self} et la diode voit la tension à ses bornes diminuer. Au point **G** de la caractéristique, la diode se bloque (avec peut-être un temps de recouvrement si le transistor est rapide). Le courant I_o est reporté sur le transistor, mais celui-ci tend toujours à augmenter son courant I_c. La self qui ne peut laisser I_c croître trop vite absorbe alors la tension V_{ce}, à courant quasi-constant (car ce phénomène est rapide). Globalement, on parcourt très rapidement la caractéristique **F, G, H** et l'on se retrouve pour finir dans le cas précédent. En partant du point **H**, on rejoint le point **A** par une remontée exponentielle vers $I_{c\text{-}sat}$ (= V_{ce}/R_c).

Remarquons que si la diode est plus lente que le transistor (pointillés sur la figure 3-24), elle n'a pas récupéré sa charge stoquée au point **G**. Elle constitue alors un véritable court circuit pour le transistor (en parallèle sur (**Rc**, **L**)). Si cela est rarement destructeur, on se doute que c'est pour le moins catastrophique au niveau du bilan de puissance. En fonction de ce

temps de récupération de diode, on peut établir que la puissance consommée pendant une telle commutation varie entre :

$$\frac{1}{2}.\ V_{cc}.\ I_o.t_r \leq W_{TF} \leq V_{cc}.I_o.t_r$$

4- En résumé

Un transistor bipolaire est constitué de deux diodes tête-bêche suffisamment proches pour que la diode injectée reporte son courant sur la deuxième diode. On a alors la possibilité de commander un courant important sous forte tension par un courant faible sous faible tension. En régime actif :

$$I_c = \beta.I_b + I_{ceo}$$

$$I_b \# (\frac{I_{s1}}{\beta}).Exp(\frac{V_{be}}{V_T})$$

En décomposant chaque grandeur en un terme constant de polarisation (I_{bo},V_{beo}) et une partie signal variable (i_b,v_{be}),

$$I_{b0} + i_b = \frac{I_{s1}}{\beta}(Exp(\frac{V_{beo}}{V_T}) + \frac{I_{s1}}{\beta.\ V_T}.Exp(\frac{V_{beo}}{V_T}).\ v_{be}$$

Notons aussi que dans les bonnes conditions de polarisation, le courant I_c existe grâce à l'installation dans la base d'une charge Q_s à profil triangulaire

$$I_c = \frac{2Q_s}{W_b^2}.\ Dn = \frac{Q_s}{t_b}$$

et que cette charge est approximativement entretenue par un courant de base positif qui compense la recombinaison :

$$I_b = \frac{Q_s}{\tau_n} = \frac{t_b}{\tau_n}.\ I_c = \frac{1}{\beta}.\ I_c \quad (\text{à } I_{ceo} \text{ près})$$

Ce transistor peut être : - bloqué si $i_b<0$, il n'est alors parcouru que par des courants de fuite de type saturation ou

- saturé si le mode d'utilisation introduit un courant i_b suffisant pour faire disparaître la tension V_{ce} ($i_b>i_{bo}$). Dans ce cas la charge Q_s ne reste pas de profil triangulaire mais devient trapèzoïdale afin de permettre à dn/dx de rester constant (I_{c-sat} constant) tout en augmentant Q_s de façon que Q_s/τ_n puisse égaler I_b

($Q_S > Q_{SO}$). L'excès de charge ($Q_S - Q_{SO}$) a un effet catastrophique sur le retard à l'ouverture du courant I_C et constitue la principale limitation de rapidité du transistor. Les circonstances d'attaque en commutation de l'ouverture et de la fermeture du transistor intervenant "a contrario", on a en général intérêt à limiter la saturation à un taux d'environ 3, pour avoir à la foi des fronts raides et linéaires, mais un temps de stoquage t_S pas trop important (de l'ordre de τ_n dans ce cas).

Enfin en général, un transistor qui commute n'arrive que rarement à imposer son propre rythme de commutation aux composants extérieurs, on a vu ici le cas d'une charge selfique, on verra celui de la charge capacitive,à l'occasion des transistors MOS.